

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-330355

(43)公開日 平成8年(1996)12月13日

(51)Int.Cl. [*]	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/60	311		H 01 L 21/60	311 R
21/3205			21/88	M
21/768			21/90	B
21/321	9169-4M		21/92	602 E
	9169-4M			603 C
				審査請求 未請求 請求項の数15 O L (全10頁) 最終頁に続く

(21)出願番号 特願平8-7605

(22)出願日 平成8年(1996)1月19日

(31)優先権主張番号 特願平7-65609

(32)優先日 平7(1995)3月24日

(33)優先権主張国 日本 (JP)

(71)出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舍利田711番地

(72)発明者 赤川 雅俊

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

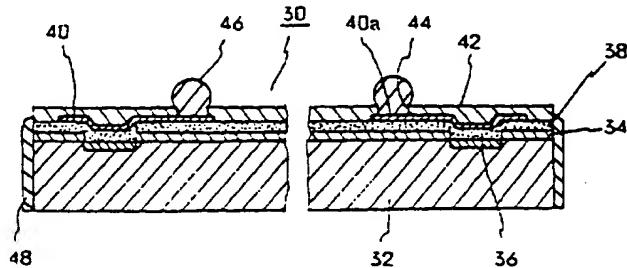
(74)代理人 弁理士 緋賀 隆夫 (外1名)

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 簡易な構成で製造が容易となり、安価にできる半導体装置を提供する。

【構成】 半導体チップ32のパッセーション膜34上に異方性導電シート38が配置され、該異方性導電シート38上に配線パターン40が形成され、該配線パターン40と前記半導体チップ32との電極36とが前記異方性導電シート38が加圧されることにより電気的導通がとられており、前記異方性導電シート38および前記配線パターン40上に該配線パターン40の外部接続端子接合部40aを露出して電気的絶縁皮膜42が形成され、前記露出した外部接続端子接合部40aに外部接続端子46が形成されていることを特徴としている。



1

【特許請求の範囲】

【請求項1】 パッシベーション膜が形成された半導体チップ面に一方の面に配線パターンが形成された異方性導電シートの他方の面が固着され、該配線パターンと前記半導体チップの電極とが前記異方性導電シートを介して電気的に接続されており、前記配線パターンの外部接続端子接合部を露出して電気的絶縁皮膜が形成され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴とする半導体装置。

【請求項2】 前記配線パターンにより前記異方性導電シートが押圧されることにより電気的に接続されていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記半導体チップの電極に前記パッシベーション膜よりも外方に突出するバンプが形成され、該バンプにより前記異方性導電シートが押圧されることにより電気的に接続されていることを特徴とする請求項1記載の半導体装置。

【請求項4】 一方の面に配線パターンが形成された異方性導電シートが複数枚積層して固着され、かつ最下層の異方性導電シートの他方の面がパッシベーション膜が形成された半導体チップ面に固着され、前記配線パターン間および前記配線パターンと半導体チップの電極とが前記異方性導電シートを介して電気的に接続されており、最上層の異方性導電シートに形成された前記配線パターンの外部接続端子接合部を露出して電気的絶縁皮膜が形成され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴とする半導体装置。

【請求項5】 前記配線パターンにより前記異方性導電シートが押圧されることにより電気的に接続されていることを特徴とする請求項4記載の半導体装置。

【請求項6】 前記半導体チップの電極に前記パッシベーション膜よりも外方に突出するバンプが形成され、内層となる異方性導電シートに形成された配線パターンにもバンプが形成され、該バンプにより前記異方性導電シートが押圧されることにより電気的に接続されていることを特徴とする請求項4記載の半導体装置。

【請求項7】 前記配線パターンのいずれかが電源用もしくは接地用のベタパターンに形成されていることを特徴とする請求項4、5または6記載の半導体装置。

【請求項8】 前記半導体チップを複数備え、該複数の半導体チップに共通の前記異方性導電シートが固着され、前記複数の半導体チップの所要の電極同士が前記配線パターンにより電気的に接続され、最上層の配線パターンに共通の前記電気的絶縁皮膜が形成されていることを特徴とする請求項1、2、3、4、5、6または7記載の半導体装置。

【請求項9】 前記電気的絶縁皮膜が感光性ソルダーレジスト膜により形成されていることを特徴とする請求項1、2、3、4、5、6、7または8記載の半導体装置。

2

【請求項10】 前記外部接続端子接合部に形成される外部接続端子がバンプであることを特徴とする請求項1、2、3、4、5、6、7、8または9記載の半導体装置。

【請求項11】 一方の面に配線パターンが形成された絶縁性シートの該一方の面が、パッシベーション膜が形成された半導体チップ面に異方性導電シートを介して固着され、該配線パターンと前記半導体チップの電極とが前記異方性導電シートを介して電気的に接続されており、前記絶縁性シートに透孔が設けられて前記配線パターンの外部接続端子接合部が露出され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴とする半導体装置。

【請求項12】 一方の面に配線パターンが形成された絶縁性シートが複数枚積層して固着され、かつ最下層の絶縁性シートの前記一方の面がパッシベーション膜が形成された半導体チップ面に異方性導電シートを介して固着され、前記配線パターン間および前記配線パターンと半導体チップの電極とが電気的に接続されており、最上層の前記絶縁性シートに透孔が設けられて前記配線パターンの外部接続端子接合部が露出され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴とする半導体装置。

【請求項13】 前記配線パターンのいずれかが電源用もしくは接地用のベタパターンに形成されていることを特徴とする請求項11または12記載の半導体装置。

【請求項14】 前記半導体チップの電極に前記パッシベーション膜よりも外方に突出するバンプが形成され、該バンプにより前記異方性導電シートが押圧されることにより電気的に接続されていることを特徴とする請求項11、12または13記載の半導体装置。

【請求項15】 前記外部接続端子接合部に形成される外部接続端子がバンプであることを特徴とする請求項1、12、13または14記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はチップサイズの半導体装置に関する。

【0002】

【従来の技術】 半導体チップが搭載された半導体装置はその実装密度を高めるため小型化の要請が強い。この半導体装置の小型化は半導体チップを封入するパッケージの小型化に他ならない。この要請を満たすため、近年はCSPタイプ、すなわちチップ・サイズ・パッケージが出現している。CSPタイプには種々のものがあるが、図19にその一例を示す。10は半導体チップ、12はセラミック基板である。セラミック基板12は半導体チップ10とほぼ同サイズに形成されている。セラミック基板12上には配線パターン14が形成され、該配線パターン14はピア16を介してセラミック基板12下面

50

側に所要配置で形成されたランド（外部端子）18に接続されている。半導体チップ10はAuバンプ20とAgPdペースト22を介して配線パターン14に接続され、半導体チップ10とセラミック基板12との間の隙間には樹脂24が封止される。

【0003】

【発明が解決しようとする課題】上記半導体装置によれば小型化が達成されるが、セラミック基板10を用いたり、Auバンプ20を用いたりしているので高価となる。そこで、本発明は上記問題点を解決すべくなされたものであり、その目的とするところは、簡易な構成で製造が容易となり、安価にできる半導体装置を提供するにある。

【0004】

【課題を解決するための手段】本発明は上記目的を達成するため次の構成を備える。すなわち、パッシベーション膜が形成された半導体チップ面に一方の面に配線パターンが形成された異方性導電シートの他方の面が固着され、該配線パターンと前記半導体チップの電極とが前記異方性導電シートを介して電気的に接続されており、前記配線パターンの外部接続端子接合部を露出して電気的絶縁皮膜が形成され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴としている。前記配線パターンにより前記異方性導電シートを押圧することにより電気的に接続することができる。あるいは、前記半導体チップの電極に前記パッシベーション膜よりも外方に突出するバンプを形成し、このバンプにより前記異方性導電シートを押圧することによって電気的に接続することができる。このようにすれば、配線パターンをほぼ平坦に維持できるので有利である。

【0005】また本発明では、一方の面に配線パターンが形成された異方性導電シートが複数枚積層して固着され、かつ最下層の異方性導電シートの他方の面がパッシベーション膜が形成された半導体チップ面に固着され、前記配線パターン間および前記配線パターンと半導体チップの電極とが前記異方性導電シートを介して電気的に接続されており、最上層の異方性導電シートに形成された前記配線パターンの外部接続端子接合部を露出して電気的絶縁皮膜が形成され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴としている。前記配線パターンにより前記異方性導電シートを押圧することにより電気的に接続することができる。

【0006】あるいは前記半導体チップの電極に前記パッシベーション膜よりも外方に突出するバンプを形成し、また内層となる異方性導電シートに形成された配線パターンにもバンプを形成し、このバンプにより前記異方性導電シートを押圧することにより電気的に接続することができる。またこの場合、前記配線パターンのいずれかを電源用もしくは接地用のベタパターンに形成することができる。電源用のベタパターンとするとき、電源ラインの引回しが容易となり、接地用ベタパターンとすると、いわゆるデカップリングコンデンサを形成でき、電気的特性を向上できる。

源ラインの引回しが容易となり、接地用ベタパターンとすると、いわゆるデカップリングコンデンサを形成でき、電気的特性を向上できる。

【0007】また、上記各場合において、半導体チップを複数接続し、該複数の半導体チップに共通の前記異方性導電シートを固着し、前記複数の半導体チップの所要の電極同士を前記配線パターンにより電気的に接続し、最上層の配線パターンに共通の前記電気的絶縁皮膜を形成するようにすると、マルチチップモジュールをチップサイズで形成できる。また上記各場合において、前記電気的絶縁皮膜を感光性ソルダーレジスト膜により形成することができ、この場合、フォトリソグラフィによって配線パターンの外部接続端子接合部を容易に露出させることができる。前記外部接続端子接合部に形成する外部接続端子をバンプに形成して、BGAタイプの半導体装置に形成できる。

【0008】また本発明に係る半導体装置では、一方の面に配線パターンが形成された絶縁性シートの該一方の面が、パッシベーション膜が形成された半導体チップ面に異方性導電シートを介して固着され、該配線パターンと前記半導体チップの電極とが前記異方性導電シートを介して電気的に接続されており、前記絶縁性シートに透孔が設けられて前記配線パターンの外部接続端子接合部が露出され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴としている。さらに、一方の面に配線パターンが形成された絶縁性シートが複数枚積層して固着され、かつ最下層の絶縁性シートの前記一方の面がパッシベーション膜が形成された半導体チップ面に異方性導電シートを介して固着され、前記配線パターン間および前記配線パターンと半導体チップの電極とが電気的に接続されており、最上層の前記絶縁性シートに透孔が設けられて前記配線パターンの外部接続端子接合部が露出され、前記外部接続端子接合部に外部接続端子が形成されていることを特徴としている。

【0009】前記配線パターンのいずれかを電源用もしくは接地用のベタパターンに形成することができる。電源用のベタパターンとするとき、電源ラインの引回しが容易となり、接地用ベタパターンとすると、いわゆるデカップリングコンデンサを形成でき、電気的特性を向上できる。また、前記半導体チップの電極に前記パッシベーション膜よりも外方に突出するバンプを形成し、このバンプにより前記異方性導電シートを押圧することにより電気的に接続することができる。前記外部接続端子接合部に形成する外部接続端子をバンプにすることによってBGAタイプの半導体装置に形成できる。

【0010】

【発明の実施の形態】以下、本発明の好適な実施の形態を添付図面に基づいて詳細に説明する。図1は半導体装置30の断面図を示す。32は半導体チップ、34はSiO₂等からなるパッシベーション膜、36は半導体チップ

5

32に作り込まれた電極であるAlパッド(パッド部)である。Alパッド36の部位にはパッシベーション膜34は形成されず、Alパッド36は露出している。Alパッド36は所要のパターンで半導体チップ32上に多数形成されている。38は異方性導電シートであり、パッシベーション膜34を覆って形成されている。異方性導電シート38は樹脂中に金属粉等の導電フィラー39(図2)が配合されており、加圧することによってこれら導電フィラー39が加圧方向に連続し、加圧方向に導電性が生じるものである。

【0011】40は配線パターンであり、所要のパターンで異方性導電シート38上に形成されている。配線パターン40は図2に示すように異方性導電シート38に食い込むように押圧され、これにより該部位の異方性導電シート38が加圧され、該部位の異方性導電シート38が導通し、Alパッド36と配線パターン40とが電気的に接続される。配線パターン40は、銅箔等の金属箔を異方性導電シート38上に貼着し、この金属箔をエッチングして所要パターンに形成される。あるいはスペッタ等により銅またはアルミニウム等の金属箔を形成し、エッチングしてパターンを形成してもよい。42は感光性レジスト膜(電気的絶縁皮膜)であり、異方性導電シート38および配線パターン40を覆って形成されている。感光性レジスト膜42は配線パターン40の保護膜であり、種々の材質の感光性ソルダーレジストを用いることができる。

【0012】感光性レジスト膜42の各配線パターン40に対応する適宜部位には、例えば感光性レジスト膜42上にマトリックス状の配置となるように透孔44が形成されている(透孔44により露出する配線パターン40の部分が外部接続端子接合部40a)。46は外部接続端子であるバンプであり、各透孔44を通じて各外部接続端子接合部40aに電気的に接続して配置され、感光性レジスト膜42上に突出して外部接続端子に形成されている。バンプ46は図示のごとくはんだボール等のボールバンプに形成することもできるが、平坦なランド状その他の形状に形成できる。あるいはリードピンを接続して外部接続端子としてもよい。またバンプはニッケル/金めっき等のめっきにより形成してもよい。48は保護膜であり、半導体チップ32、パッシベーション膜34、異方性導電シート38の側壁を覆って形成され、各層の境界からの湿気の進入等を防止する。保護膜48は適当な材質の樹脂等のレジストを用いて形成できるが、必ずしも設けなくともよい。また、保護膜48にかけて、金属等からなる枠体を固着してもよい。

【0013】上記のように形成されているので、半導体チップ32と同サイズの半導体装置30に形成できる。またインターポーザとなる異方性導電シート38および感光性レジスト膜42は薄く形成できるので、薄い半導体装置30に形成できる。異方性導電シート38および

50

6

感光性レジスト膜42は硬度がそれほど高くないので、半導体チップ32表面を保護する緩衝層としても機能する。なお、半導体チップ32の反対側の面は露出させて放熱性を高めるようにすると好適である。さらに放熱性を向上させるために、ヒートシンクあるいはヒートスプレッダー(図示せず)を固着してもよい。

【0014】図3は他の実施の形態を示す。本実施の形態では半導体チップ32のAlパッド36上に例えばAuによりバンプ37をパッシベーション膜34より高く突出するように設け、異方性導電シート38をパッシベーション膜34上に固定する際、該突出するバンプ37により異方性導電シート38が加圧されて該部位の異方性導電シート38が導通してAlパッド36と配線パターン40とが電気的に接続するようになっている。本実施の形態の他の部位は図1に示す実施の形態と同じであるので図示を省略する。本実施の形態でも上記と同様の効果を奏する。さらに本実施の形態では、配線パターン40をほぼ平坦に形成できるので積層する場合に有利となる。

【0015】図4、図5は図1に示す半導体装置30を製造する製造工程を示す。図4に示すように、異方性導電シート38上に銅箔等の金属箔を貼着し、この金属箔を公知のフォトリソグラフィー工程によりエッチング加工して配線パターン40を形成する。なお、スペッタ等により金属層を形成し、この金属層をエッチング加工して配線パターン40を形成してもよい。この配線パターン40を形成した異方性導電シート38を図5に示すように半導体チップ32のパッシベーション膜34上に配線パターン40が対応するAlパッド36と重なるように位置決めして配置する。次いで、Alパッド36の配列パターンにしたがって押圧突起41が形成された圧着治具43を用いて配線パターン40ならびに異方性導電シート38を押圧すると共に加熱して異方性導電シート38をパッシベーション膜34上に熱圧着する。その際配線パターン40は押圧突起41に押圧されて図2に示す状態に変形し、この部位の異方性導電シート38が加圧され、Alパッド36に接触すると共に導通し、配線パターン40とAlパッド36が電気的に接続される。

【0016】次に電気的絶縁皮膜42を形成すべく、異方性導電シート38上および配線パターン40上に感光性レジスト(感光性ソルダーレジスト)を塗布し、露光、現像して透孔44を形成する。なお、電気的絶縁皮膜42は予め異方性導電シート38および配線パターン40上に形成し、しかし後異方性導電シート38を半導体チップ32上に固着してもよい。この透孔44内にははんだボール(バンプ46)を配置し、リフローしてはんだボールを配線パターン40上に固定する。上記のようにして半導体装置30に完成できる。なお、必要に応じて半導体装置30の側壁にレジストを塗布し、乾燥させて保護膜48を形成する。

【0017】上記実施の形態では個片にした半導体チッ

チップ32を用いたが、半導体チップ32が多数作り込まれたウェハーを用いててもよい。そして上記と同様にしてウェハー上に異方性導電シート38、配線パターン40、感光性レジスト膜42、バンプ46を作り込んで後、スライスして個片に分離することにより、一時に多数の半導体装置30を形成することができ、コストの低減化が図れる。また、配線パターン40は異方性導電シート38を半導体チップ32に固着した後に形成してもよい。

【0018】次に図3に示す実施の形態の半導体装置30を製造する方法を示す。まず、半導体チップ32のAlパッド36上に金バンプ37をあらかじめ形成し、この金バンプ37の上に、図4に示す配線パターン40を形成した異方性導電シート38を重ね、熱圧着させればよい。この場合には図5に示すような押圧突起41を有する圧着治具43は用いる必要がない。すなわち、熱圧着する際異方性導電シート38を全体的に押圧することで、金バンプ37が異方性導電シート38内に食い込み、これにより該部位の異方性導電シート38が加圧され、導通するからである。感光性レジスト膜42、バンプ46は前記実施の形態と同様にして形成できる。なお、配線パターン40は異方性導電シート38を熱圧着した後に形成してもよい。また電気的絶縁皮膜42は予め異方性導電シート38および配線パターン40上に形成し、かかる後異方性導電シート38を半導体チップ32上に固着してもよい。

【0019】図6は半導体装置30のさらに他の実施の形態を示す。本実施の形態では複数の半導体チップ32をヒートスプレッダ等の共通の基板47上に搭載し、該複数の半導体チップ32上に、前記と同様にして共通の異方性導電シート38を形成し、該異方性導電シート38上に各半導体チップ32に対応する各配線パターン40と、隣接する半導体チップ32を電気的に接続するための所要の電極36同士間を接続する配線パターン45とを前記実施の形態と同様にして形成し、その上に前記と同様にして共通の電気的絶縁皮膜42を形成し、各配線パターン40の外部接続端子接合部40aにバンプ46を形成するようにしたのである。すなわち複数の半導体チップ32を用いた1つの半導体装置(マルチチップモジュール)30に形成したものである。複数の半導体チップ32としては、例えばMPUとキャッシュメモリ、複数のメモリ同士などを接続できる。本実施の形態では、複数の半導体チップを共通の基板47上に搭載し、電極間を配線パターンにより電気的に接続したので、配線を短くでき、信号の遅延防止等の電気的特性に優れた半導体装置を提供し得る。また異方性導電シートおよび電気的絶縁皮膜を共通にして形成することで製造も容易となる。なお、複数の半導体チップ32を共通の枠体(図示せず)で保持するようにすれば基板47は必要ない。あるいは複数の半導体チップを共通のウェハー上に形成することもできる。本実施の形態の半導体装置

30も上記と同様の工程で製造できる。

【0020】図7は半導体装置30のさらに他の実施の形態を示す。前記実施の形態と同一の部材は同一の符号を付している。本実施の形態では、半導体チップ32の上面に形成する異方性導電シート38を多層(実施の形態では2層)に形成している。1層目の異方性導電シート38は図3に示す実施の形態と同様に半導体チップ32のAlパッド36上にAu等により形成したバンプ37によって押圧することで、その配線パターン40とAlパッド36とを電気的に接続するようしている。また2層目の異方性導電シート38も同様にして、1層目の配線パターン40の適所に形成したバンプ37によって押圧して、1層目と2層目の配線パターン40間の電気的導通をとるようしている。42は感光性レジスト膜(電気的絶縁皮膜)であり、異方性導電シート38および配線パターン40を覆って形成されている。感光性レジスト膜42は配線パターン40の保護膜であり、種々の材質の感光性ソルダーレジストを用いることができる。

【0021】感光性レジスト膜42の各配線パターン40に対応する適宜部位には、例えば感光性レジスト膜42上にマトリックス状の配置となるように透孔44が形成されている(透孔44により露出する配線パターン40の部分が外部接続端子接合部40a)。46は外部接続端子であるバンプであり、各透孔44を通じて各外部接続端子接合部40aに電気的に接続して配置され、感光性レジスト膜42上に突出して外部接続端子に形成されている。バンプ46は図示のごとくはんだボール等のボールバンプに形成することもできるが、平坦なランド状その他の形状に形成できる。あるいはリードピンを接続して外部接続端子としてもよい。なお、本実施の形態においても、配線パターン40間および配線パターン40とAlパッド36との間の接続を図1に示すように配線パターン40を押圧して接続してもよい。

【0022】本実施の形態においても、半導体チップ32と同サイズの半導体装置30に形成できる。またインターポーラとなる異方性導電シート38および感光性レジスト膜42は薄く形成できるので、薄い半導体装置30に形成できる。異方性導電シート38および感光性レジスト膜42は硬度がそれほど高くないので、半導体チップ32表面を保護する緩衝層としても機能する。なお、半導体チップ32の反対側の面は露出させて放熱性を高めるようにすると好適である。さらに放熱性を向上させるために、ヒートシンクあるいはヒートスプレッダー(図示せず)を固着してもよい。

【0023】図8は、上記異方性導電シート38を多層に設けた場合の他の実施の形態を示す。本実施の形態では、中間層となる配線パターン40のいずれかを電源用もしくは接地用のベタパターン40bに形成している。上層の配線パターン40と半導体チップ32のAlパッド36との接続は、図示のごとく、ベタパターン40bに

リング状の透孔を設けてベタパターン40bと独立させたパターン40cに設けたバンプ37およびAlパッド36に形成したバンプ37を介して接続するようにすることができる。あるいはベタパターン40bに単に透孔を設けて、上層の配線パターン40を押圧して異方性導電シート38、38を介して接続するようにすることもできる。電源用あるいは接地用のAlパッドとベタパターン40bとの間の接続、ベタパターン40bと上層の配線パターン40の必要部との接続も上記と同様にしてバンプ37やあるいは配線パターン40、40bを押圧してすることができる。上記ベタパターン40bを電源用のベタパターンとするとき、上層の配線パターン40の電源ラインの引回し、あるいは電源用のAlパッドの配列が自由で容易となり、接地用ベタパターンとすると、引回しの自由度が向上するほか、ベタパターン上にスパッタリング等によりいわゆるデカップリングコンデンサを形成でき、電気的特性を向上できる。またスパッタリング等により、抵抗等の素子を作り込んでもよい。

【0024】図9、図10はさらに他の実施の形態を示す。41はポリイミド、エポキシ、ポリエスチル等からなる絶縁性シートであり、その一方の面に銅箔等によって配線パターン40が形成されている。この配線パターン40の外部接続端子接合部40aとなる部位の絶縁性シート41には透孔44が形成されていて、該外部接続端子接合部40aは露出されている(図9)。38は前記と同様の金属粉等の導電フィラーが配合された異方性導電シートである。また37は半導体チップ32のAlパッド上に形成したバンプである。本実施の形態では、配線パターン40が形成された絶縁性シート41の一方の面を異方性導電シート38側に向けて、半導体チップ32、異方性導電シート38、絶縁性シート41を積層し、加圧して一体化している。これによりバンプ37によって異方性導電シート38が押圧され、該部位の配線パターン40とAlパッドとが電気的に接続される。透孔44には外部接続端子となるバンプ46を形成して半導体装置30に完成される。なお、バンプ37は配線パターン40側に形成してもよい。本実施の形態においてもチップサイズの半導体装置を容易に形成できる。配線パターン40とAlパッドとの間の接続も異方性導電シート38を介して容易に行える。図11は、配線パターン40を設けた絶縁性シート41を半導体チップ32上に多層に設けた実施の形態を示す。絶縁性シート41間の接着は接着剤43によって行い、また配線パターン40、40間の電気的な接続はビア45によって接続している。最下層の絶縁性シート41は前記と同様にして異方性導電シート38を介して固定し、かつ電気的接続をとっている。本実施の形態でも、中間の配線パターンを電源用もしくは接地用のパターンに設けてもよい。

【0025】なお、上記各実施の形態では配線パターン40は銅箔等の金属箔により形成したが、異方性導電シ

ート38をあらかじめ配線パターン40の形状にプレス等により押圧して、該押圧部位に導通性を持たせたものをそのまま用いるようにしてもよい。このようにすることで工程の短縮ができるコストの一層の低減化が可能となる。本発明における配線パターンは異方性導電シートを加圧して形成した場合も含むものである。

【0026】図12は本発明の半導体装置に用いる導体層付異方性導電シート50を示す。この導体層付異方性導電シート50は異方性導電シート52の表面に銅箔等の導体層54を形成したものである。異方性導電シート52は、エポキシ、ポリイミド、シリコーン等の樹脂に金属粉等の導電フィラーを配合したものである。シリコーン樹脂は、ゴム状弾性を有するので、特に半導体チップと実装基板との間に生じる応力を緩和できる。導電フィラーは、Ni、Ag、Ag-Pd等の金属粉、Ni、Ag、Ag-Pd等の金属粉を樹脂(エポキシ、ポリイミド、シリコーン等)で被覆したもの、樹脂の核(エポキシ、ポリイミド、シリコーン等)にNi、Ag、Ag-Pd等のめっき皮膜を形成したものを、シートを押圧することにより導電フィラーが接触して導電性が生じるに必要な量だけ樹脂中に配合される。導体層54は、異方性導電シート52に銅箔等の金属箔を貼付するもの他、異方性導電シート52に銅等の金属をスパッタリングしたり蒸着して形成することができる。あるいは、銅等の金属箔上に、樹脂に導電フィラーを配合してペースト状にした異方性導電材料をキャスティング(ドクターブレード法)してシート状にし、キュアして導体層付異方性導電シートに形成することができる。この導体層付異方性導電シート50は、図1～図11に示した半導体装置30を形成するのに好適に用いることができる他、以下に示すような配線基板に好適に用いることができる。

【0027】図13は配線基板56の一例を示す。58は表面に公知の手法により銅箔等によって配線パターン60を形成したプリント配線基板である。52は図12に示す導体層付異方性導電シート50の導体層54をエッティング加工して表面に配線パターン62が形成された異方性導電シートである。この異方性導電シート52は配線パターン62が形成された面と反対側の面でプリント配線基板58面上に固定される。そして配線パターン62上から適宜な押圧治具(図示せず)により配線パターン62の部位を押圧し、配線パターン62を変形させることにより、異方性導電シート52を介して配線パターン62と配線パターン60との間の電気的導通をとっている。

【0028】64は感光性レジスト膜(電気的絶縁皮膜)であり、異方性導電シート52および配線パターン62を覆って形成されている。感光性レジスト膜64は配線パターン62の保護膜であり、種々の材質の感光性ソルダーレジストを用いることができる。感光性レジスト膜64の各配線パターン62に対応する適宜部位に

11

は、透孔66が形成されている（透孔66により露出する配線パターン62の部分が外部接続部62a）。外部接続部62aにははんだ等により外部電子部品が接続可能となっている。

【0029】異方性導電シート52および感光性レジスト膜64は薄く形成できるので、薄い配線基板56に形成できる。特にシリコーン樹脂を用いた場合、ゴム状弾性を有するので、プリント配線基板と実装される外部電子部品との間に発生する応力を緩和できる。異方性導電シート52および感光性レジスト膜64は硬度がそれほど高くなないので、実装される外部電子部品を保護する緩衝層としても機能する。また上記のように、異方性導電シート52を用いているので、配線パターン60、62間の電気的接続は容易に行える。

【0030】図14は配線基板56の他の実施の形態を示す。図13に示す実施の形態と同一の部材は同一の符号を付し、その説明を省略する。本実施の形態では、図3に示すのと同様に、配線パターン60上にAu等によりバンプ61を形成し、このバンプ61により異方性導電シート52を押圧し、これにより配線パターン62、60間の電気的接続をとっている。このようにバンプ61を形成することによって、配線パターン62をほぼ平坦に維持できるので異方性導電シート52を積層する場合に有利となる。

【0031】図15は異方性導電シート52をプリント配線基板58上に多層に設けた実施の形態を示す。下層と上層の異方性導電シート52の配線パターン62間の接続、配線パターン62と配線パターン60間の接続は、図13に示すのと同様に配線パターンを押圧変形させて異方性導電シートを介して接続してもよいし、図示のように配線パターン60および配線パターン62上に形成したバンプ61、61によって異方性導電シート52を押圧して接続するようにしてもよい。このように異方性導電シート52により容易に電気的接続をとて多層の配線基板56に形成することができる。また、この場合に、図8に示すのと同様の構造により、中間の配線パターン62を電源用あるいは接地用のベタパターン（図示せず）に形成することができる。上記ベタパターンを電源用のベタパターンとするとき、上層の配線パターン62の電源ラインの引回しが自由で容易となり、接地用ベタパターンとすると、引回しの自由度向上と共に、ベタパターン上にスパッタリング等によりいわゆるデカッピングコンデンサを形成でき、電気的特性向上できる。これら電源用あるいは接地用のベタパターンは実装する電子部品に対応して部分的に設けてよい。なお、配線基板としてはセラミック配線基板を用いてよい。

【0032】図16は配線基板56のさらに他の実施の形態を示す。本実施の形態では、配線パターン付きの異方性導電シート52を多層（図示の例では3層）に形成

10

20

30

40

50

12

している。この場合、1層目の異方性導電シートには、両面に導体層を形成した前記の導体層付異方性導電シート50の該導体層をエッチングして両面に配線パターン62、62aを形成したものを用い、2層目および3層目の異方性導電シート52は上記と同様に片面に配線パターン62を形成したものを用いて積層し、熱圧着して配線基板56としている。

【0033】1層目の異方性導電シートの両配線パターン62、62a間は、配線パターン62aを押圧して変形させることにより異方性導電シート52を介して電気的に接続するようしている。1層目、2層目、3層目の配線パターン62間の接続はバンプ61および異方性導電シート52を介して行うようしている。42、42は感光性レジスト膜（電気的絶縁皮膜）であり、両表面の配線パターン62および62aを覆って形成され、一方の感光性レジスト膜42に形成した透孔にははんだボール等の外部接続端子46を形成し、他方の感光性レジスト膜42に形成した透孔には配線パターン62を露出させて電子部品等の接続部に形成している。なお、各配線パターン62はあらかじめ異方性導電シート52上に形成しておいてもよいし、導体層付異方性導電シートを1層積層する度に導体層をエッチング等して形成してもよい。

【0034】なお、図17に示すように、1層目にはポリイミドシート、エポキシシート、異方性導電性シート等から成る絶縁性フィルム52a上に配線パターン62を形成したものを用い、2層目以上は上記同様に片面に配線パターン62を形成した異方性導電シート52を用いて、積層、熱圧着するようにしてもよい。この場合1層目の絶縁性シート52aに直接透孔を形成して外部接続端子46を形成するようにすることもできる。また絶縁性フィルム52aが異方性導電シートであるときは表面を保護するためレジストを塗布してもよい。

【0035】また上記の各実施の形態において、外部接続端子たるバンプ46は、図18に示すように、外部接続端子接合部40a、および電気的絶縁皮膜42あるいは絶縁性シート41の透孔周縁から内壁面にかけて金属層33を形成して、この金属層33上に形成することにより、接合面積が増加し、接合強度が向上する。以上本発明につき好適な実施の形態を挙げて種々説明したが、本発明はこの実施の形態に限定されるものではなく、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんである。

【0036】

【発明の効果】本発明に係る半導体装置によれば、上述したように、インターポーラとなる異方性導電シートおよび電気的絶縁皮膜は薄く形成できるので、薄い半導体装置にでき、コストの低減化も図れる。異方性導電シート、電気的絶縁皮膜は硬度がそれほど高くなないので、半導体チップ表面を保護したり、半導体チップと実装基板

13

との間に生じる熱的または機械的応力を緩和する緩衝層としても機能するという効果を奏する。また複数の半導体チップの所要電極を電気的に接続することで信号の遅延防止等の電気的特性の向上が図れ、また異方性導電シートおよび電気的絶縁皮膜を共通にして形成することで製造も容易となる。

【図面の簡単な説明】

- 【図1】第1の実施の形態を示した断面図である。
- 【図2】図1の部分拡大図である。
- 【図3】他の実施の形態を示す部分断面図である。
- 【図4】配線パターンを形成した異方性導電シートの説明図である。
- 【図5】異方性導電シートを熱圧着する圧着治具の説明図である。
- 【図6】さらに他の実施の形態を示す部分断面図である。
- 【図7】異方性導電シートを多層にした例を示す断面図である。
- 【図8】電源用もしくは接地用のパターンを設けた例を示す断面図である。
- 【図9】絶縁性シートに配線パターンを設けた例を示す組立図である。
- 【図10】図9で示す半導体装置の完成図である。
- 【図11】絶縁性シートを多層にした例を示す断面図である。
- 【図12】導体層付異方性導電シートの断面図である。
- 【図13】配線基板の断面説明図である。
- 【図14】配線基板の他の例を示す断面説明図である。
- 【図15】異方性導電シートを多層に形成した配線基板の断面説明図である。

10

30

14

【図16】外部接続端子の構造を示す断面図である。

【図17】配線基板の他の実施の形態を示す部分断面図である。

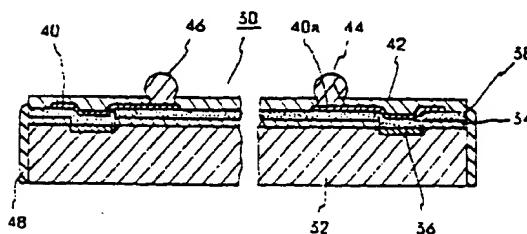
【図18】配線基板のさらに他の実施の形態を示す部分断面図である。

【図19】従来の半導体装置の一例を示す断面図である。

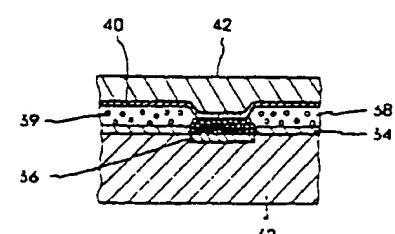
【符号の説明】

- 30 半導体装置
- 32 半導体チップ
- 34 パッケージョン膜
- 36 Alパッド
- 37 金パンプ
- 38 異方性導電シート
- 40 配線パターン
- 40a 外部接続端子接合部
- 42 電気的絶縁皮膜
- 44 透孔
- 48 保護膜
- 50 導体層付異方性導電シート
- 52 異方性導電シート
- 54 導体層
- 56 配線基板
- 58 プリント配線基板
- 60 配線パターン
- 61 パンプ
- 62 配線パターン
- 64 電気的絶縁皮膜
- 66 透孔

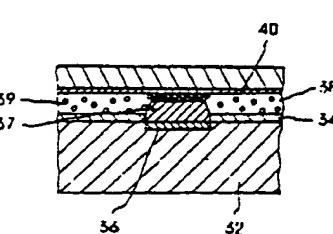
【図1】



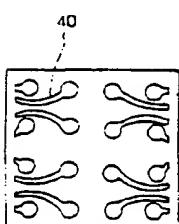
【図2】



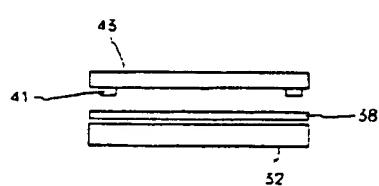
【図3】



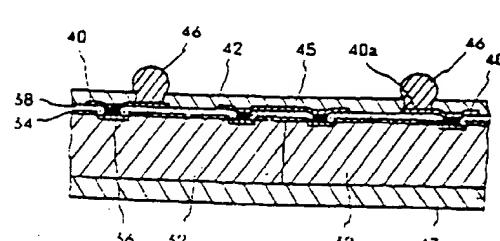
【図4】



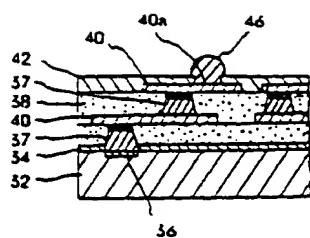
【図5】



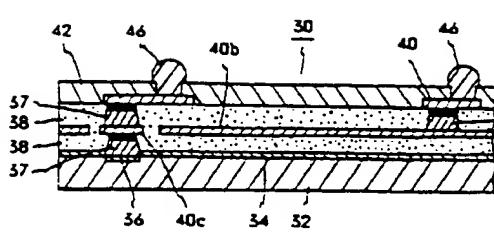
【図6】



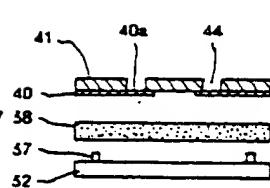
[図 7]



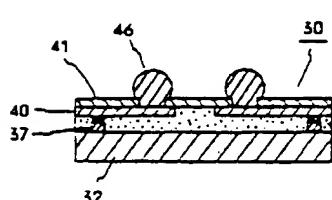
[図 8]



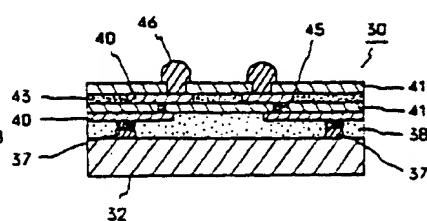
[図 9]



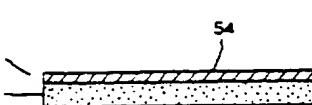
[図 10]



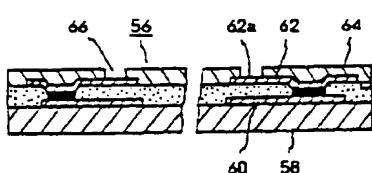
[図 11]



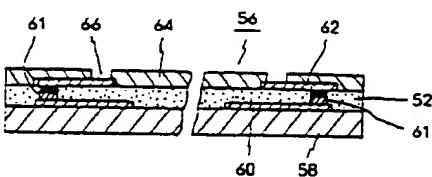
[図 12]



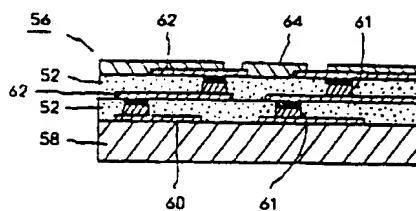
[図 13]



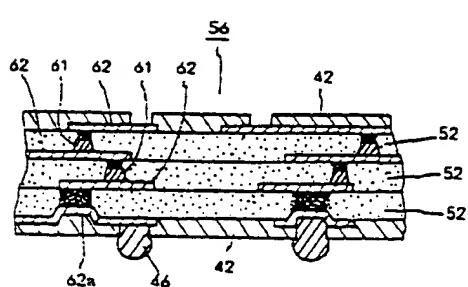
[図 14]



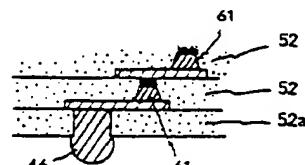
[図 15]



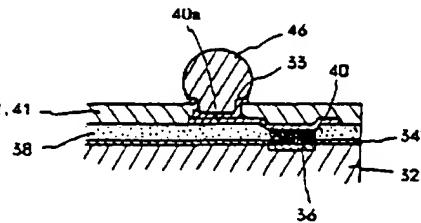
[図 16]



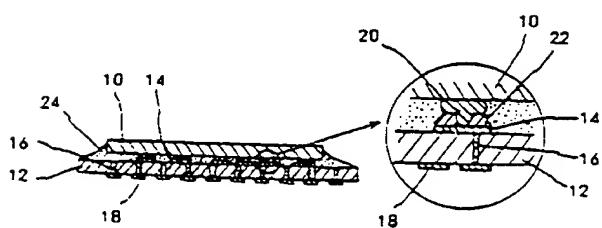
[図 17]



[図 18]



[図 19]



フロントページの続き

(51)Int.Cl.⁶

識別記号

序内整理番号

F I

技術表示箇所

9169-4M

H 0 1 L 21/92

6 0 4 Z